

## (12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2004年4月29日 (29.04.2004)

PCT

(10) 国際公開番号  
WO 2004/036647 A1

(51) 国際特許分類<sup>7</sup>:

H01L 23/495

(21) 国際出願番号:

PCT/JP2003/013287

(22) 国際出願日: 2003年10月17日 (17.10.2003)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 优先権データ:  
特願 2002-302984  
2002年10月17日 (17.10.2002) JP(71) 出願人(米国を除く全ての指定国について): ローム  
株式会社 (ROHM CO.,LTD.) [JP/JP]; 〒615-8585 京都  
府京都市右京区西院溝崎町21番地 Kyoto (JP).

(72) 発明者; および

(75) 発明者/出願人(米国についてのみ): 小早川 正彦  
(KOBAYAKAWA,Masahiko) [JP/JP]; 〒615-8585 京都  
府京都市右京区西院溝崎町21番地 ローム株式会  
社内 Kyoto (JP).(74) 代理人: 石井 晓夫, 外 (ISHII,Akeo et al.); 〒530-0041  
大阪府大阪市北区天神橋2丁目北1番21号 八千代ビ  
ル東館 Osaka (JP).

(81) 指定国(国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB,  
BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK,  
DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR,  
HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS,  
LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NL,  
NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG,  
SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ,  
VC, VN, YU, ZA, ZM, ZW.

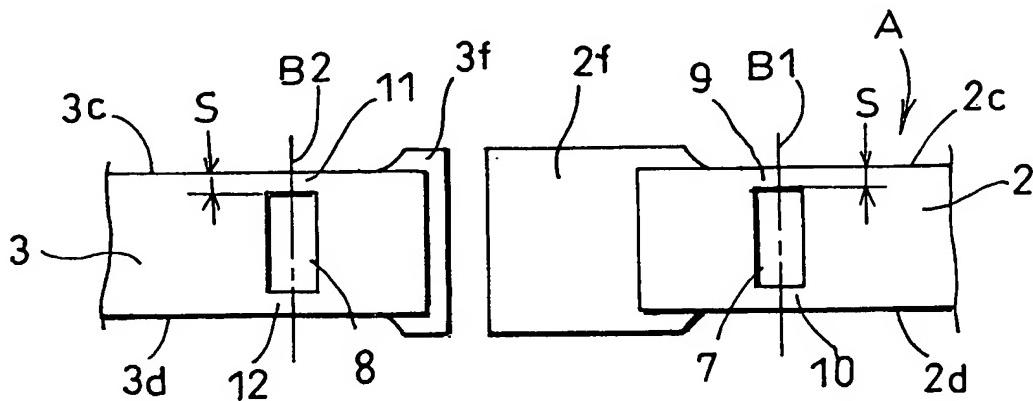
(84) 指定国(広域): ARIPO 特許 (GH, GM, KE, LS, MW, MZ,  
SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア特許 (AM,  
AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ特許  
(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB,  
GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR),  
OAPI 特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW,  
ML, MR, NE, SN, TD, TG).

添付公開書類:  
— 国際調査報告書

2文字コード及び他の略語については、定期発行される  
各PCTガゼットの巻頭に掲載されている「コードと略語  
のガイダンスノート」を参照。

(54) Title: METHOD FOR CUTTING LEAD TERMINAL OF PACKAGE TYPE ELECTRONIC COMPONENT

(54) 発明の名称: パッケージ型電子部品におけるリード端子の切断方法



(57) Abstract: In an electronic component having a lead terminal, for a semiconductor chip, projecting from a molding part for packaging a semiconductor chip, or the like, a main notch for cutting is provided while leaving unnotched parts at the opposite ends thereof before the molding part is formed. After the molding part is formed, the lead terminal is cut at the position of the main notch thus making smaller and fewer burrs occurring on the cutting face.

WO 2004/036647 A1

(57) 要約: 半導体チップ等をパッケージするモールド部から、前記半導体チップに対するリード端子を突出して成る電子部品において、前記リード端子の表面に、前記モールド部を成形する前に、切断用のメインノッチを、その両端にノッチなしの部分を残して設け、次いで、前記モールド部を成形したあとで、前記リード端子を、前記メインノッチの箇所で切断することにより、その切断面に発生する切断バリを、小さく且つ少なくする。

## 明細書

### パッケージ型電子部品におけるリード端子の切断方法

#### [発明の属する技術分野]

本発明は、半導体チップ等のような素子の部分を合成樹脂製のモールド部にて、前記素子に対するリード端子が当該モールド部から突出するようにパッケージして成る電子部品において、前記リード端子のうち前記モールド部から突出する部分を切断する方法に関するものである。

#### [背景技術と発明が解決しようとする課題]

先行技術としての特開平3-248551号公報等は、図1及び図2に示すように、半導体チップ4'を、少なくとも左右一対のリード端子2', 3'のうち一方のリード端子2'の先端上面に搭載し、この半導体チップ4'と他方のリード端子3'の先端上面との間を、細い金属線5'によるワイヤボンディングにして電気的に接続し、前記半導体チップ4'及び金属線5'の部分を、熱硬化性合成樹脂製のモールド部6'にて、前記各リード端子2', 3'が当該モールド部6'における底面6a'に沿って外向きに突出するようにパッケージして成る電子部品1を提供している。

また、従来、前記した構成のパッケージ型電子部品1を製造するに際しては、従来から良く知られており、且つ、図3に示すように、薄い金属板から打ち抜いたリードフレームA'を使用して、このリードフレームA'に、前記一対のリード端子2', 3'を内向きに相対向するように形成し、この両リード端子2', 3'の先端を段状に曲げ加工したのち、一方のリード端子2'の先端上面に半導体チップ4'を搭載し、この半導体チップ4'と他方のリード端子3'の先端上面との間を細い金属線5'によるワイヤボンディングにて電気的に接続し、次いで、全体をパッケージするモールド部6'を成形することにより電子部品1'の完成品にし、このリードフレームA'における各電子部品1'を、図4に示すように、その各リード端子2', 3'のうち切断線B1', B2'の箇所を固定パンチC1' と上下動パンチC2' とで切断することによって、前記リードフレー

ム A' から切り離すという方法を採用している。

前記パッケージ型の電子部品 1' は、前記したように、その各リード端子 2', 3' のうち切断線 B 1', B 2' の箇所を固定パンチ C 1' と上下動パンチ C 2' とで切断することによって、リードフレーム A' から切り離されることにより、前記各リード端子 2', 3' における切断面 2 e', 3 e' には、図 1 に示すように、切断による切断バリ D 1, D 2 が、当該リード端子 2', 3' における表面（上面）2 a', 3 a' 及び裏面（下面）2 b', 3 b' のうち裏面 2 b', 3 b' から下向きに突出するように形成されることになって、この切断バリ D 1, D 2 が、前記各リード端子 2', 3' の曲げ加工を阻害するばかりか、前記各リード端子 2', 3' の回路基板等に対する半田付けを阻害するとか、各リード端子 2', 3' が回路基板から前記切断バリ D 1, D 2 のために浮き上がる事により、電子部品 1 から回路基板等への放熱性が悪化する等の不具合を招来する。

これに加えて、前記固定パンチ C 1' と上下動パンチ C 2' とで切断するときに、大きな切断力を必要として、前記リード端子 2', 3' には大きな衝撃が作用するから、各リード端子 2', 3' がモールド部 6' から離れて、モールド部 6' に対する密着シール性が損なわれることになる。

特に、前記した半田づけを阻害すること及び放熱性の悪化等の不具合は、前記したように、モールド部 6' から突出する各リード端子 2', 3' を、前記モールド部 6' の底面 6 a' に沿って外向きに延びるように構成した形式の電子部品 1' の場合において、顕著に発生するのであった。

そこで、本発明に近い先行技術としての特開平 5-55436 号公報は、図 5 に示すように、前記各リード端子 2', 3' の下面 2 b', 3 b' に、当該リード端子 2', 3' を切断する前において、切断用のノッチ 7', 8' を、当該ノッチ 7', 8' がリード端子 2', 3' における左右両長手側面 2 c', 2 d'、3 c', 3 d' に達するように、換言すると、前記リード端子 2', 3' を幅一杯に横断するようにパンチの打ち付け等にて凹み刻設しておき、前記リード端子 2', 3' を、このノッチ 7', 8' の箇所における切断線 B 1', B 2' に沿って、固定パンチ C 1 と上下動パンチ C 2 とで切断することにより、切断に際

して発生する切断バリ D 1, D 2 が各リード端子 2', 3' の下面 2 b', 3 b' から下向きに突出することがないようにするとともに、切断に要する切断力を軽減するようにしている。

しかし、このように各リード端子 2', 3' の下面 2 b', 3 b' に、切断用のノッチ 7', 8' を、リード端子 2', 3' を幅一杯に横断するように凹み刻設し、前記リード端子 2', 3' を、このノッチ 7', 8' の箇所において切断するという方法は、以下に述べるような問題があった。

すなわち、前記切断用のノッチ 7', 8' の刻設を、モールド部 6' を成形した後において行うことは、前記各リード端子 2', 3' に、前記ノッチ 7', 8' を刻設するときにおける大きい衝撃が及ぶことになって、各リード端子 2', 3' がモールド部 6' から離れることになるから、前記モールド部 6' の各リード端子 2', 3' に対する密着シール性が損なわれるおそれがありという問題がある。

一方、前記切断用のノッチ 7', 8' の刻設を、モールド部 6' を成形する前ににおいて行うことは、前記各リード端子 2', 3' のモールド部 6' への密着シール性は確保でき、且つ、前記ノッチ 7', 8' の内面に、半田メッキ層を形成することができる等の利点をするが、その反面、前記モールド部 6' を成形するとき、その溶融合成樹脂の一部がこのノッチ 7', 8' 内に入り込んで硬化することにより、前記ノッチ 7', 8' 内には、合成樹脂のバリが詰まった状態になる。

この状態で、各リード端子 2', 3' を、前記ノッチ 7', 8' の箇所において切断することは、切断刃物の損傷が増大するばかりか、切断面が平滑にならず、しかも、切断に際してリード端子に及ぼす衝撃が軽減されないから、前記モールド部 6' を成形した後で、前記リード端子 2', 3' を切断する前ににおいて、各リード端子 2', 3' に対して、前記ノッチ 7', 8' 内に入って硬化している合成樹脂のバリを除去するための厄介なバリ取り工程を施すことが必要になり、これに多大の手数を要するから、コストの大幅なアップを招来するのであり、また、小型の半導体装置、つまり、細幅寸法のリード端子においては、前記のバリ取りができない場合があるという問題があった。

本発明は、これらの問題を招来するこがないようにした切断方法を提供することを技術的課題とするものである。

#### [発明の開示]

本発明における第1の局面は、半導体チップ等の素子を合成樹脂製のモールド部にて、前記素子に対するリード端子が当該モールド部から突出するようにパッケージして成る電子部品において、前記リード端子における表裏両面のうち少なくとも一方の面に、前記モールド部の成形工程よりも前の工程で、切断用のメインノッチを、当該メインノッチとリード端子の左右両長手側面との間にノッチなしの部分を残して刻設し、次いで、前記モールド部の成形工程よりもあの工程で、前記リード端子を、前記メインノッチの箇所において切断することを特徴としている。

このように、リード端子に対して、モールド部の成形工程よりも前の工程で、切断用のメインノッチを、当該メインノッチとリード端子の左右両長手側面との間にノッチなしの部分を残して刻設し、その後において前記モールド部を成形することにより、前記リード端子を切断するときにリード端子に及ぼす衝撃を前記メインノッチの存在によって軽減できることで、リード端子のモールド部への密着シール性を確実に確保できる一方、前記モールド部を成形するときにおいて溶融合成樹脂が、前記リード端子に対する切断用のメインノッチ内に入り込むことを、当該メインノッチの両端におけるノッチなしの部分によって確実に阻止できる。

そして、前記リード端子を、前記切断用メインノッチの箇所において切断することにより、その切断面に発生する切断バリは、前記切断用メインノッチの両端におけるノッチなしの部分のみになって、前記切断バリを小さく且つ少なくできる一方、前記リード端子を切断するときにリード端子に及ぼす衝撃を前記メインノッチの存在によって軽減できるから、リード端子のモールド部への密着シール性を確実に確保できる。

つまり、第1の局面によると、リード端子の切断に際し、その切断面に発生する切断バリを、モールド部の成形後においてリード端子に対して合成樹脂のバリ取りを行う工程を省略してコストの低減を図る状態で、且つ、リード端子のモー

ルド部に対する密着シール性を確保した状態のもとで、確実に小さく且つ少なくできる。

次に、本発明における第2の局面は、半導体チップ等の素子を合成樹脂製のモールド部にて、前記素子に対するリード端子が当該モールド部から突出するようパッケージして成る電子部品において、前記リード端子における表裏両面のうち少なくとも一方の面に、前記モールド部の成形工程よりも前の工程で、切断用のメインノッチを、当該メインノッチとリード端子の左右両長手側面との間にノッチなしの部分を残して刻設し、次いで、前記モールド部の成形工程よりもあと工程で、前記両ノッチなしの部分に、切断用のサブノッチを刻設したのち、前記リード端子を、前記メインノッチ及びサブノッチの箇所において切断することを特徴としている。

この第2の局面は、前記第1の局面に加えて、前記メインノッチの両端におけるノッチなしの部分の部分に、モールド部を成形した後において切断用のサブノッチを刻設し、次いで、前記リード端子を、前記メインノッチ及びサブノッチの箇所において切断することにより、切断面に発生する切断バリは、前記サブノッチ内に突出することになるから、この切断バリが、リード端子における一方の面に突出しないようにできる。

この場合において、前記ノッチなしの部分に対する切断用サブノッチの刻設は、モールド部を成形した後において行うことになるが、この切断用のサブノッチは、リード端子における幅寸法から前記メインノッチを差し引いた極く狭い領域のノッチなしの部分に対する刻設であることにより、リード端子に及ぼす衝撃が、前記従来のように切断用のノッチをリード端子を横断するように刻設する場合よりも遙かに小さいから、リード端子のモールド部に対する密着性が損なわれるのを僅少にとどめ得ることができる。

本発明における第3の局面は、前記第1の局面又は前記第2の局面において、前記リード端子が、モールド部の底面に沿って外向きに延びており、このリード端子のうち前記メインノッチ又はメインノッチ及びサブノッチを設ける一方の面が、前記モールド部における底面側の面であることを特徴としている。

この第3の局面によると、前記した第1の局面又は第2の局面による効果を、

図1に示すように、リード端子をモールド部の底面に沿って外向きに延びるよう配設して成る形式の電子部品に対して発揮することができる。

本発明における第4の局面は、前記第1の局面において、前記メインノッチを刻設する工程と、前記リード端子を切断する工程との間に、前記リード端子に対して金属メッキ処理を施す工程を備えていることを特徴としている。

また、本発明における第5の局面は、前記第2の局面において、少なくとも、前記サブノッチを刻設する工程と、前記リード端子を切断する工程との間に、前記リード端子に対して金属メッキ処理を施す工程を備えていることを特徴としている。

これら、第4又は第5の局面によると、リード端子における切断面のうち、前記メインノッチの内面における部分に、金属メッキ層を形成することができるか、或いは、前記メインノッチの内面における部分に金属メッキ層を形成することができることに加えて、前記サブノッチの内面の部分にも金属メッキ層を形成することができるから、リード端子における半田付け性を、コストの大幅なアップを招来することなく、確実に向上できる。

更にまた、本発明における第6の局面は、前記第2の局面において、少なくとも、前記メインノッチを刻設する工程と、前記リード端子を切断する工程との間に、前記リード端子に対して第1の金属メッキ処理を施す工程を備え、更に、前記サブノッチを刻設する工程と、前記リード端子を切断する工程との間に、前記リード端子に対して第2の金属メッキ処理を施す工程を備えることを特徴するもので、これにより、前記サブノッチの内面の部分に、第2の金属メッキ処理にて金属メッキ層を形成することができることに加えて、前記メインノッチの内面の部分における金属メッキ層を、前記第1の金属メッキ処理と前記第2の金属メッキ処理との両方によって、より厚くすることができるから、半田付け性を更に向上できる。

#### [図面の簡単な説明]

図1は、従来における電子部品を示す縦断正面図である。

図2は、前記図1の底面図である。

図3は、前記電子部品の製造に使用するリードフレームを示す斜視図である。

図4は、前記リードフレームから電子部品を切断している状態を示す図である。

図5は、前記図4の要部を示す拡大図である。

図6は、本発明においてリードフレームに切断用のメインノッチを刻設した状態を示す図である。

図7は、前記図6の底面図である。

図8は、本発明においてリードフレームに半導体チップを搭載したのちモールド部にパッケージした状態を示す図である。

図9は、本発明においてリードフレームに切断用のサブノッチを刻設した状態を示す図である。

図10は、前記図9の底面図である。

図11は、本発明においてリードフレームから電子部品を切断している状態を示す図である。

図12は、本発明による電子部品を示す縦断正面図である。

図13は、前記図12の底面図である。

図14は、本発明を適用する電子部品の例を示す図である。

図15は、本発明を適用する電子部品の別の例を示す図である。

図16は、本発明を適用する電子部品の更に別の例を示す図である。

#### [発明を実施するための最良の形態]

以下、本発明の実施の形態を図面について説明する。

図6～図13は、第1の実施の形態を示す。

この図において、符号2，3は、金属板製にリードフレームAに互いに相対向するように一体的に形成して成るリード端子を示。

図6及び図7に示すように、前記リードフレームAにおける前記両リード端子2，3における先端を、薄い厚さTの薄板状体2f，3fに塑性変形する一方、前記両リード端子2，3における表面（上面）2a，3a及び裏面（下面）2b，3bのうち裏面（下面）2b，3bには、前記リード端子2，3における切断線B1，B2の箇所に、切断用のメインノッチ7，8を、図示しないパンチの打

ち付け等にて凹み刻設する。

前記メインノッチ 7， 8 の凹み刻設に際しては、このメインノッチ 7， 8 の両端と、リード端子 2， 3 における左右両長手側面 2 c， 2 d， 3 c， 3 dとの間に比較的狭い寸法 S のノッチなし部分 9， 10， 11， 12 を残すようにして刻設する。

次いで、前記リードフレーム A における各リード端子 2， 3 のうち少なくとも、後述するモールド部 6 より突出する部分には、例えば、下地としてのニッケルメッキ層が、下地メッキ処理にて形成するとともに、前記ニッケルメッキ層に重ねて錫又は半田等のような半田性に優れた金属メッキ層が、仕上げメッキ処理にて形成する。

次いで、図 8 に示すように、前記両リード端子 2， 3 のうち一方のリード端子 2 における先端の薄板状体 2 f の上面に半導体チップ 4 を搭載し、この半導体チップ 4 と、他方のリード端子 3 の先端の薄板状体 3 f の上面との間を細い金属線 5 によるワイヤボンディングにて電気的に接続したのち、前記半導体チップ 4 及び金属線 5 の部分をパッケージするモールド部 6 を、例えば、エポキシ樹脂等の熱硬化性合成樹脂にて、前記両リード端子 2， 3 が当該モールド部 6 における底面（下面）6 a に沿って外向きに延びるように、成形することにより電子部品 1 の完成品にする。

この場合において、前記両リード端子 2， 3 の下面 2 b， 3 b におけるメインノッチ 7， 8 の両端にはノッチなしの部分 9， 10， 11， 12 が存在していることにより、前記モールド部 6 を成形するときに、このメインノッチ 7， 8 内に、溶融した合成樹脂が入り込んで硬化することを、前記ノッチなしの部分 9， 10， 11， 12 にて確実に阻止できる。

次いで、図 9 及び図 10 に示すように、前記両リード端子 2， 3 の下面 2 b， 3 b におけるノッチなしの部分 9， 10， 11， 12 に、切断用のサブノッチ 13， 14， 15， 16 を、図示しないパンチの打ち付け等にて凹み刻設する。

このサブノッチ 13， 14， 15， 16 の刻設は、前記した比較的寸法 S のノッチなしの部分 9， 10， 11， 12 に対する刻設であることにより、このサブノッチ 13， 14， 15， 16 を刻設するためにリード端子 2， 3 に対して及ぼ

す衝撃を、前記従来のように切断用のノッチをリード端子を幅一杯に横断するよう刻設する場合よりも遥かに小さくできる。

次いで、前記リードフレームAにおける電子部品1を、図11に示すように、その各リード端子2，3のうちメインノッチ7，8及びサブノッチ13，14，15，16の箇所を切断線B1，B2に沿って固定パンチC1と上下動パンチC2とで切断することによって、前記リードフレームAから切り離す。

ここに得られた電子部品1は、図12及び図13に示すように、半導体チップ4に対する各リード端子2，3が、前記半導体チップ4をパッケージする合成樹脂製モールド部6における底面6aに沿って外向きに延びるように突出するという構成である。

この構成の電子部品1における各リード端子2，3は、その下面2b，3bに、メインノッチ7，8及びサブノッチ13，14，15，16を凹み刻設して、この箇所において切断したものであることにより、その切断面2e，3eに切断パリが発生しても、この切断パリは前記メインノッチ7，8及びサブノッチ13，14，15，16内に突出するだけで、前記各リード端子2，3における下面2b，3b側に突出することはないのである。

従って、前記構成の電子部品1を、回路基板等に対して半田付けする場合に、その各リード端子2，3が回路基板等における電極に密接できるから、確実な半田付けができるとともに、電子部品1から回路基板等への放熱性を確保することができる。

また、前記各リード端子2，3における切断面2e，3eのうち前記メインノッチ7，8の内面における部分には、モールド部6を成形する前の工程における前記ニッケルによる下地メッキ処理と錫又は半田による仕上げメッキ処理とから成る金属メッキ処理によって、下地としてのニッケルメッキ層とこれに重ねた錫又は半田等の半田性に優れた金属メッキ層とからなる金属メッキ層が形成されている。

一方、前記切断面2e，3eのうち前記サブノッチ13，14，15，16の内面における部分には、このサブノッチ13，14，15，16を前記金属メッキ処理よりも後の工程で刻設することによって、金属メッキ層が前記よりも薄く

延ばされた状態で形成されている。

これにより、回路基板等に対して半田付けする場合には、各リード端子2，3における切断面2e，3eについても半田付けできるから、半田付け性を確実に向上できる。

この場合において、前記ニッケルによる下地メッキ処理と錫又は半田による仕上げメッキ処理とから成る金属メッキ処理を、モールド部6を成形する前に行う第1の金属メッキ処理と、前記サブノッチ13，14，15，16を刻設した後において行う第2の金属メッキ処理との二回にわたって行うことにより、前記各リード端子2，3における切断面2e，3eのうちサブノッチ13，14，15，16内に、下地としてのニッケルメッキ層とこれに重ねた錫又は半田等の半田性に優れた金属メッキ層とからなる金属メッキ層を厚くして確実に形成することができる一方、前記切断面2e，3eのうちメインノッチ7，8内における金属メッキ層の厚さを、二回にわたる金属メッキ処理にて更に厚くすることができる。

この場合、前記各リード端子2，3におけるサブノッチ13，14，15，16内には、当該サブノッチの刻設よりも前に施行された前記第1の金属メッキ処理による金属メッキ層が、前記したように、薄く延ばされた状態で残っていることにより、前記第2の金属メッキ処理は、錫又は半田等の半田性に優れた金属によるメッキ処理のみで良く、前記第2の金属メッキ処理のうちニッケルメッキ処理を省略できるから、コストを低減することができる。

また、本発明は、前記実施の形態のように、各リード端子を、モールド部の底面に沿って外向きに延びるように配設して成る形式の電子部品に限らず、図14に示すように、モールド部61の側面61bから突出するリード端子21を、前記モールド部61の底面61aに沿わせて外向きに曲げ加工して成る形式の電子部品とか、又は図15に示すように、モールド部62の側面62bから突出するリード端子22を、前記モールド部62の底面62aに沿わせるように内向きに曲げ加工して成る形式の電子部品とか、或いは、図16に示すように、モールド部63の底面63aから下向き突出するリード端子23を、横向きに曲げ加工して成る形式の電子部品に対しても同様に適用できることはいうまでもない。

これに加えて、本発明は、前記実施の形態のように、二つのリード端子を二端子型の電子部品に限らず、トランジスター等のように三つ以上のリード端子を備えた電子部品は勿論のこと、半導体チップと各リード端子との間を細い金属線によるワイヤボンディングにて接続して成る電子部品に対しても同様に適用できる。

## 請求の範囲

1. 半導体チップ等の素子を合成樹脂製のモールド部にて、前記素子に対するリード端子が当該モールド部から突出するようにパッケージして成る電子部品において、

前記リード端子における表裏両面のうち少なくとも一方の面に、前記モールド部の成形工程よりも前の工程で、切断用のメインノッチを、当該メインノッチとリード端子の左右両長手側面との間にノッチなしの部分を残して刻設し、次いで、前記モールド部の成形工程よりもあとの工程で、前記リード端子を、前記メインノッチの箇所において切断することを特徴とするパッケージ型電子部品におけるリード端子の切断方法。

2. 半導体チップ等の素子を合成樹脂製のモールド部にて、前記素子に対するリード端子が当該モールド部から突出するようにパッケージして成る電子部品において、

前記リード端子における表裏両面のうち少なくとも一方の面に、前記モールド部の成形工程よりも前の工程で、切断用のメインノッチを、当該メインノッチとリード端子の左右両長手側面との間にノッチなしの部分を残して刻設し、次いで、前記モールド部の成形工程よりもあとの工程で、前記両ノッチなしの部分に、切断用のサブノッチを刻設したのち、前記リード端子を、前記メインノッチ及びサブノッチの箇所において切断することを特徴とするパッケージ型電子部品におけるリード端子の切断方法。

3. 前記リード端子が、モールド部の底面に沿って外向きに延びており、このリード端子のうち前記メインノッチ又はメインノッチ及びサブノッチを設ける一方の面が、前記モールド部における底面側の面であることを特徴とする前記請求の範囲 1 又は 2 に記載したパッケージ型電子部品におけるリード端子の切断方法。

4. 少なくとも、前記メインノッチを刻設する工程と、前記リード端子を切断する工程との間に、前記リード端子に対して金属メッキ処理を施す工程を備えていることを特徴とする前記請求の範囲 1 に記載したパッケージ型電子部品における

リード端子の切断方法。

5. 少なくとも、前記サブノッチを刻設する工程と、前記リード端子を切断する工程との間に、前記リード端子に対して金属メッキ処理を施す工程を備えていることを特徴とする前記請求の範囲 2 に記載したパッケージ型電子部品におけるリード端子の切断方法。

6. 少なくとも、前記メインノッチを刻設する工程と、前記リード端子を切断する工程との間に、前記リード端子に対して第 1 の金属メッキ処理を施す工程を備え、更に、前記サブノッチを刻設する工程と、前記リード端子を切断する工程との間に、前記リード端子に対して第 2 の金属メッキ処理を施す工程を備えていることを特徴とする前記請求の範囲 2 に記載したパッケージ型電子部品におけるリード端子の切断方法。

7. 前記金属メッキ処理が、下地としてのニッケルによるメッキ処理と、これに重ねた半田性に優れた金属によるメッキ処理であることを特徴とする前記請求の範囲 4 又は 5 に記載したパッケージ型電子部品におけるリード端子の切断方法。

8. 前記第 1 の金属メッキ処理が、下地としてのニッケルによるメッキ処理と、これに重ねた半田性に優れた金属によるメッキ処理であり、前記第 2 の金属メッキ処理が、半田性に優れた金属によるメッキ処理であることを特徴とする前記請求の範囲 6 に記載したパッケージ型電子部品におけるリード端子の切断方法。

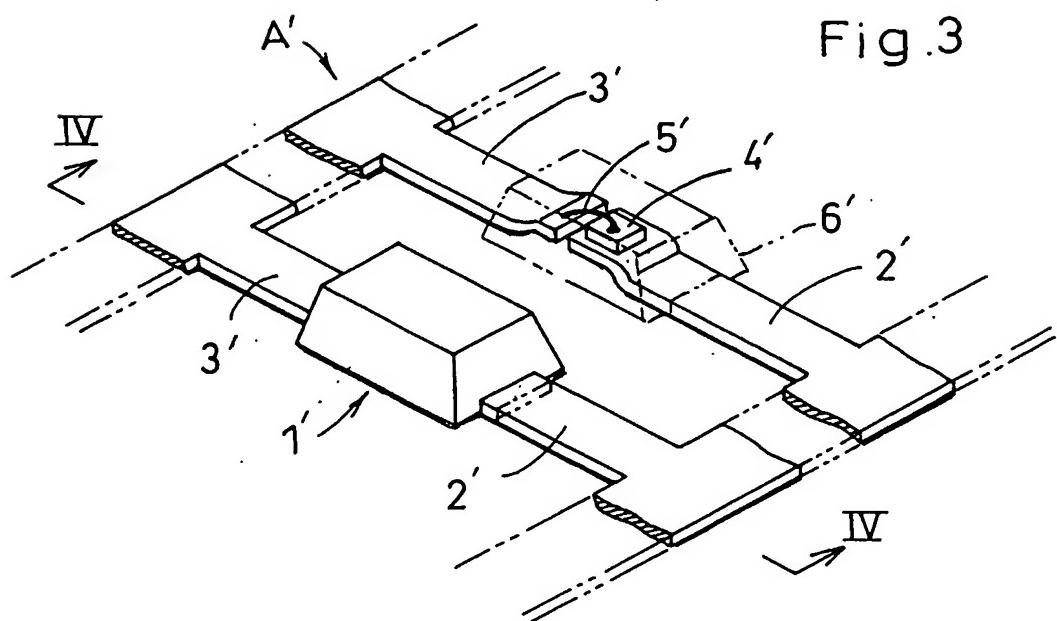
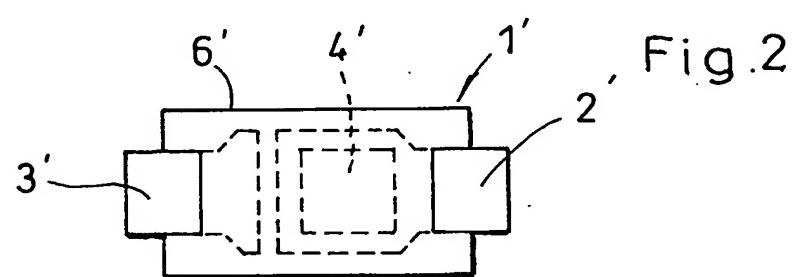
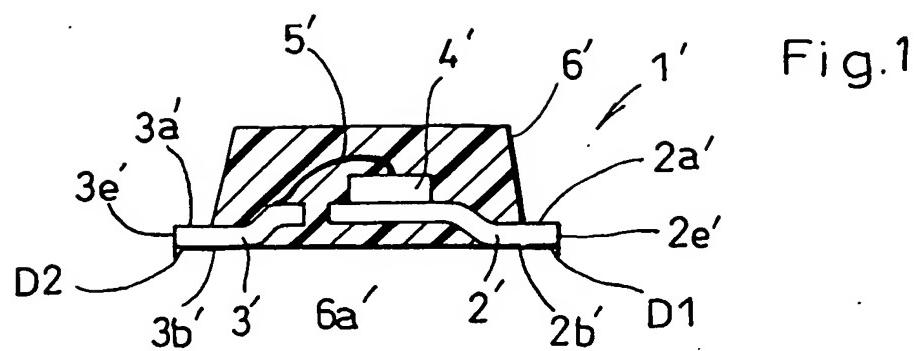


Fig.4

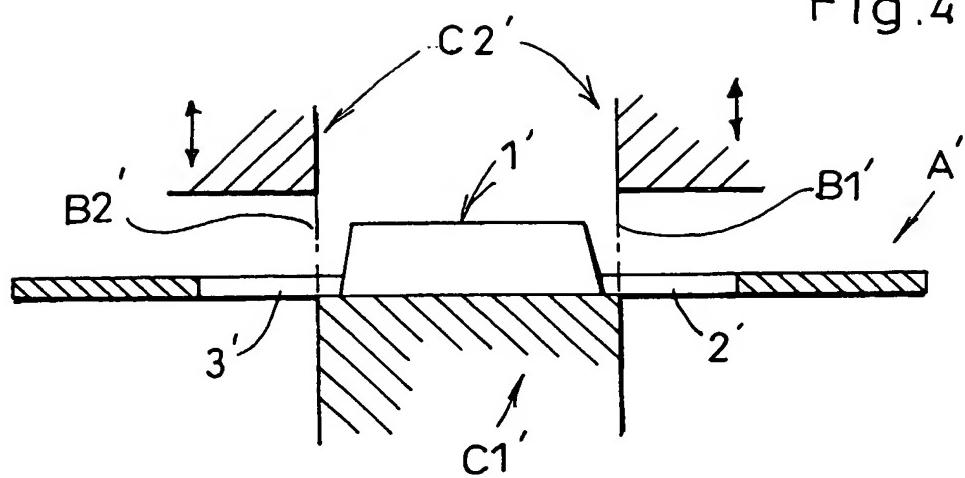


Fig.5

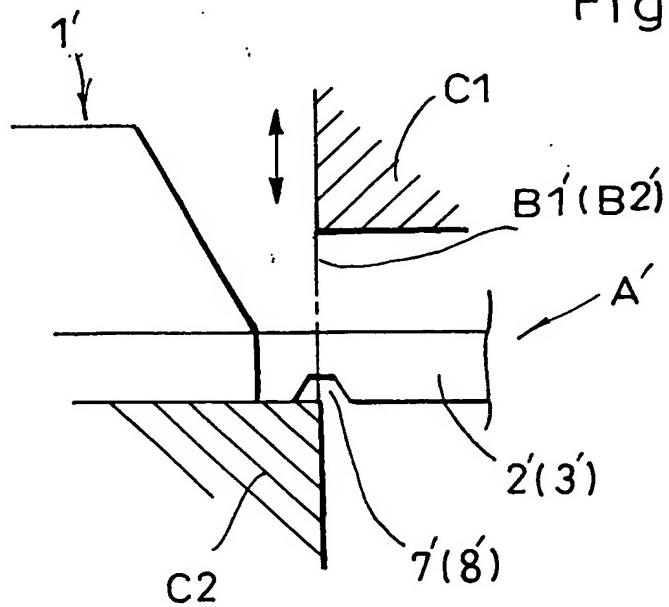


Fig.6

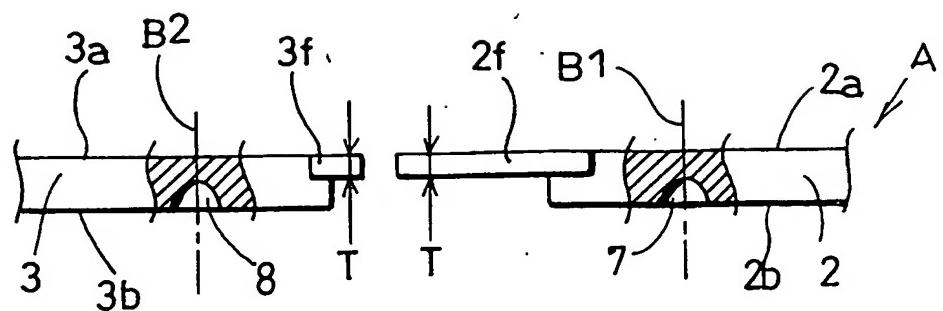


Fig.7

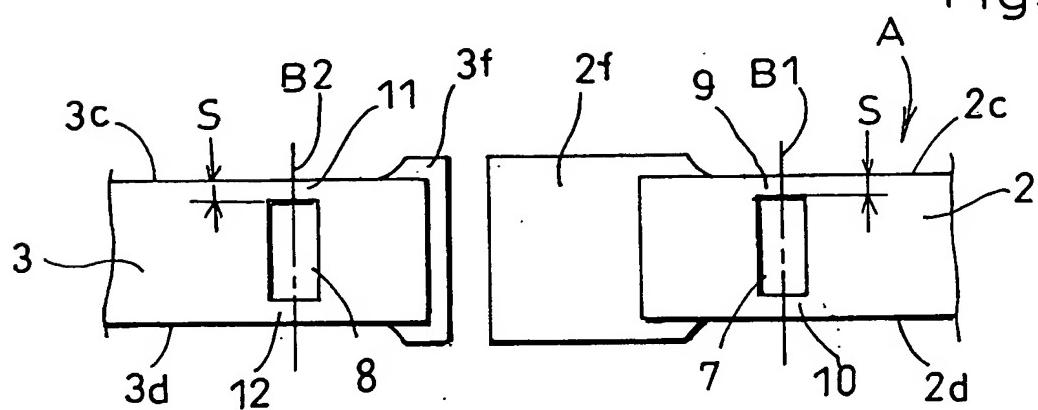
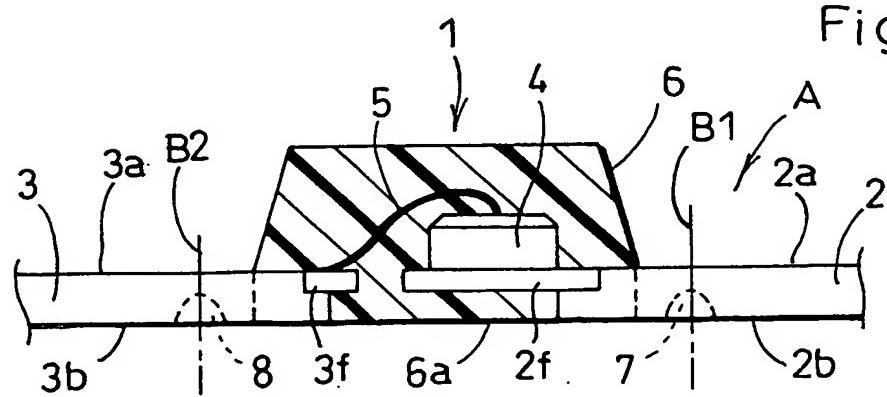


Fig.8



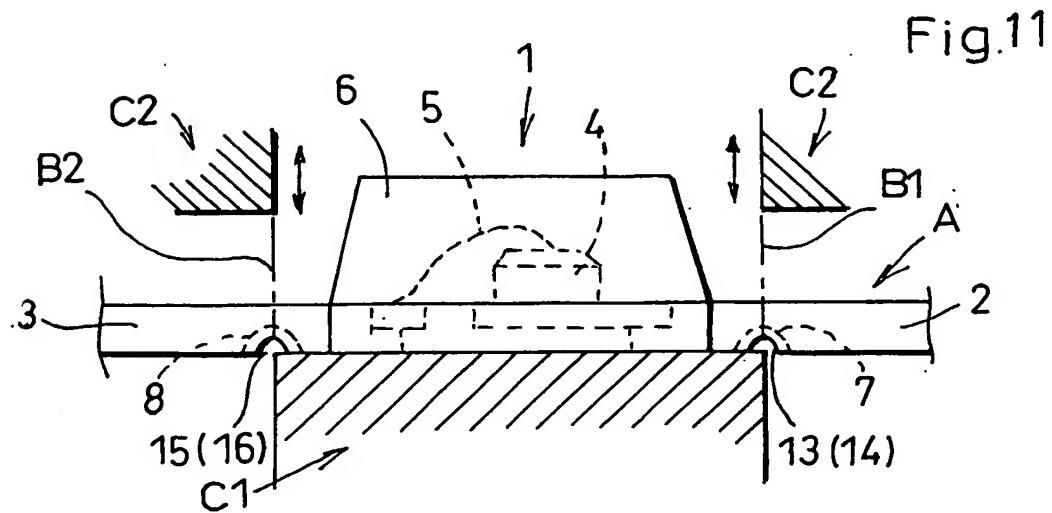
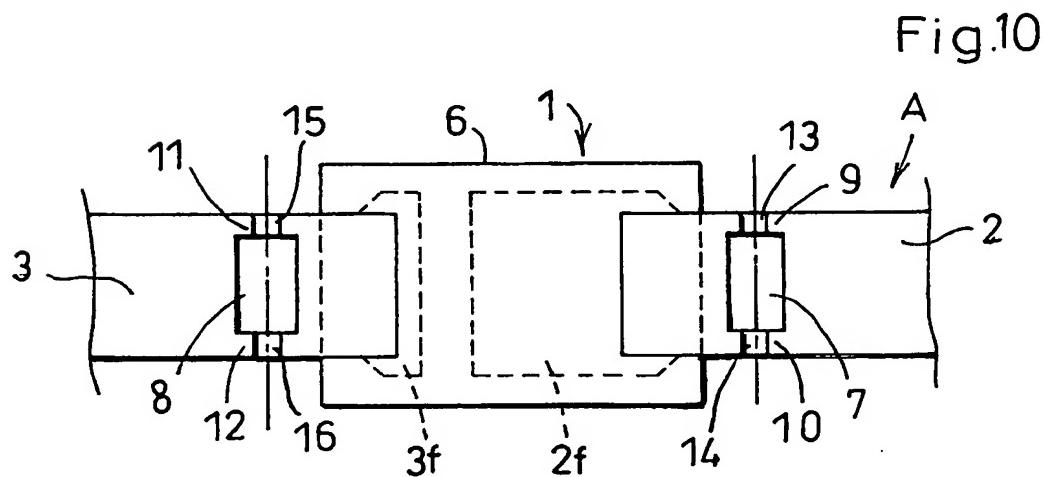
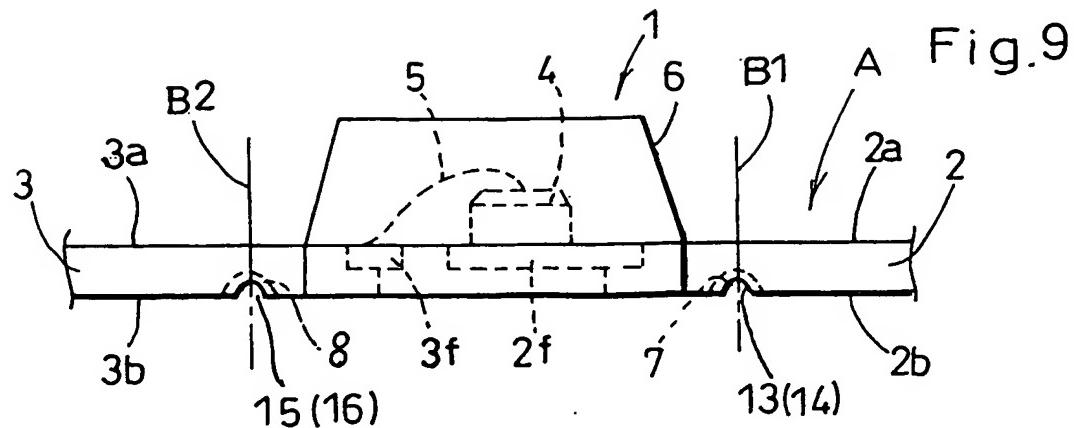


Fig.12

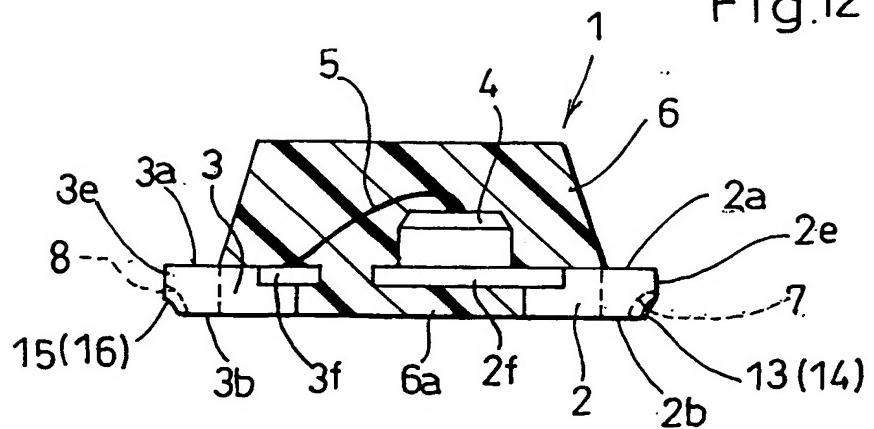


Fig.13

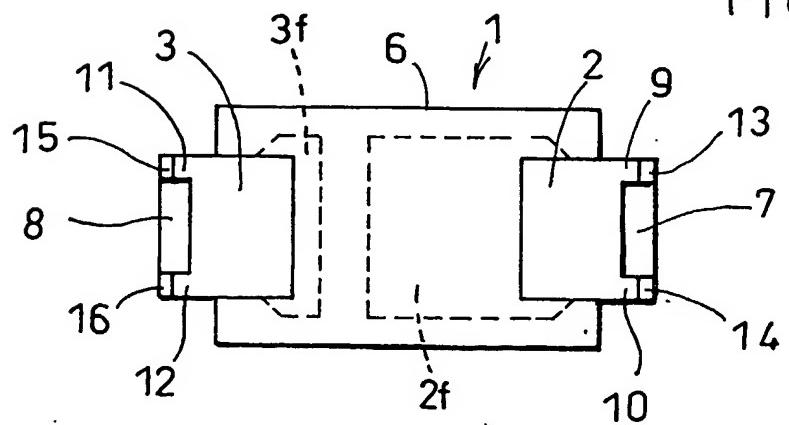


Fig.14

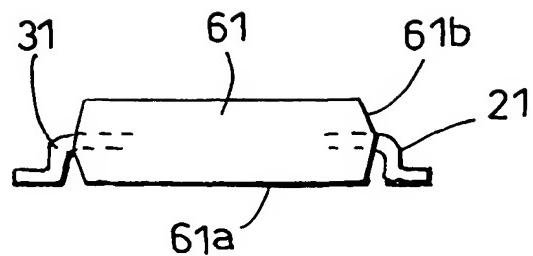


Fig.15

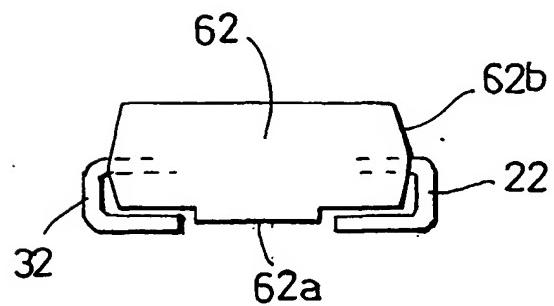
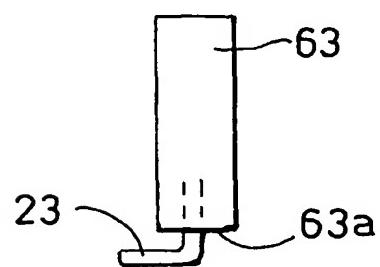


Fig.16



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/13287

**A. CLASSIFICATION OF SUBJECT MATTER**Int.Cl<sup>7</sup> H01L23/495

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl<sup>7</sup> H01L23/48-23/50

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2004
Kokai Jitsuyo Shinan Koho	1971-2004	Jitsuyo Shinan Toroku Koho	1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 5391439 A (Dai Nippon Printing Co., Ltd.), 21 February, 1995 (21.02.95), Full text; Fig. 1 & JP 4-134852 A Full text; Fig. 1	1,3,4,7
Y	JP 6-216298 A (Toppan Printing Co., Ltd.), 05 August, 1994 (05.08.94), Full text; Figs. 1 to 11 (Family: none)	1,3,4,7
Y	JP 4-171854 A (NEC Kyushu Co., Ltd.), 19 June, 1992 (19.06.92), Full text; Fig. 1 (Family: none).	1,3,4,7

Further documents are listed in the continuation of Box C.  See patent family annex.

- \* Special categories of cited documents:
- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier document but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

- "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- "&" document member of the same patent family

Date of the actual completion of the international search  
07 January, 2004 (07.01.04)Date of mailing of the international search report  
20 January, 2004 (20.01.04)Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP03/13287

**C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2001/52643 A1 (Koichi SUGUHARA), 20 December, 2001 (20.12.01), Full text & JP 4-134852 A Full text	1-8
A	CD-ROM of the specification and drawings annexed to the request of Japanese Utility Model application no. 46704/1991 (laid-open no. 1246/1993) (NEC Yamagata, Ltd.), 08 January, 1993 (08.01.93), Full text; Figs. 1 to 4 (Family: none)	1-8

## 国際調査報告

国際出願番号 PCT/JP03/13287

## A. 発明の属する分野の分類(国際特許分類(IPC))

Int. Cl' H01L 23/495

## B. 調査を行った分野

## 調査を行った最小限資料(国際特許分類(IPC))

Int. Cl' H01L 23/48-23/50

## 最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年  
 日本国公開実用新案公報 1971-2004年  
 日本国登録実用新案公報 1994-2004年  
 日本国実用新案登録公報 1996-2004年

## 国際調査で使用した電子データベース(データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	US 5391439 A (Dai Nippon Printing Co. Ltd.) 1995.02.21, 全文, FIG. 1 & JP 4-134852 A, 全文, 第1図	1, 3, 4, 7
Y	JP 6-216298 A (凸版印刷株式会社) 1994.08.05, 全文, 図1-11 (ファミリーなし)	1, 3, 4, 7
Y	JP 4-171854 A (九州日本電気株式会社) 1992.06.19, 全文, 第1図 (ファミリーなし)	1, 3, 4, 7

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献(理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

## 国際調査を完了した日

07.01.2004

## 国際調査報告の発送日

20.1.2004

## 国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官(権限のある職員)

酒井 英夫

4R 9631

電話番号 03-3581-1101 内線 3469

C (続き) 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	US 2001/52643 A1 (KOICHI SUGUHARA) 2001.12.20 ,全文 & JP 4-134852 A, 全文	1-8
A	日本国実用新案登録出願3-46704号（日本国実用新案登録出願公開5-1246号）の願書に添付した明細書及び図面の内容を記録したCD-ROM（山形日本電気株式会社）1993.01.08, 全文, 図1-4 (ファミリーなし)	1-8